

**:: Module 2 :: Organisation d'un microprocesseur ::**

version 1.0 - vendredi 10 septembre 2021 - 07:53:42

**Objectifs** **Connaissances visées**

- Organisation d'un processeur
- Terminologie : UAL (ALU), UC, Registre, Accumulateur, architecture monoprocesseur

 **Compétences à développer**

- Schématiser l'organisation interne d'un microprocesseur
- Schématiser les relations entre le microprocesseur et les autres composants de la machine qui caractérisent le modèle dit de « Von Neumann »

**Séquence 1 – Le modèle d'architecture séquentielle de von Neumann****Ce Qu'il Faut Retenir...**

✓ Dans le modèle d'architecture séquentielle de von Neumann le processeur comporte deux Unités :

- ✓ une Unité Arithmétique et Logique (UAL)
- ✓ et une Unité de Contrôle (UC)

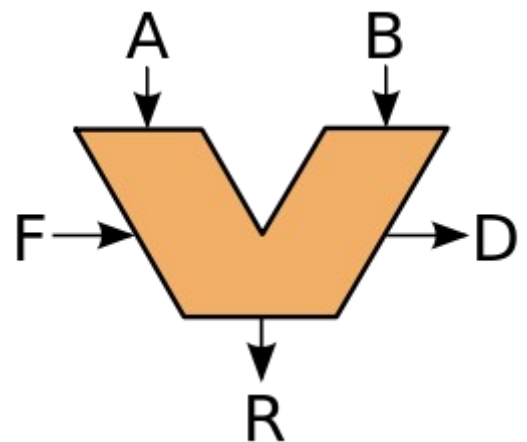
✓ L'UAL est en charge d'exécuter les instructions qui peuvent être :

- ✓ « des opérations arithmétiques : addition, soustraction, changement de signe, etc.
- ✓ des opérations logiques : compléments à un, à deux, et, ou, ou-exclusif, non, non-et, etc.
- ✓ des comparaisons : test d'égalité, supérieur, inférieur, et leur équivalents " ou égal ".

✓ L'UAL possède deux entrées A et B sur lesquelles on présente les données à traiter. L'entrée F désigne l'opération à effectuer.

✓ Elle possède deux sorties, R qui est le résultat de l'opération, et D les éventuels drapeaux qui définissent ou une erreur dans le résultat (division par zéro, dépassement de mémoire...), ou alors des codes conditions (supérieur, inférieur, égal à zéro...). » [Source : <https://fr.wikipedia.org>]

✓ L'UC est chargée du séquençage des opérations : transfert via les bus des données à traiter et de l'opération à effectuer de la RAM vers l'UAL, puis transfert du résultat de l'UAL vers la RAM.<sup>1</sup>

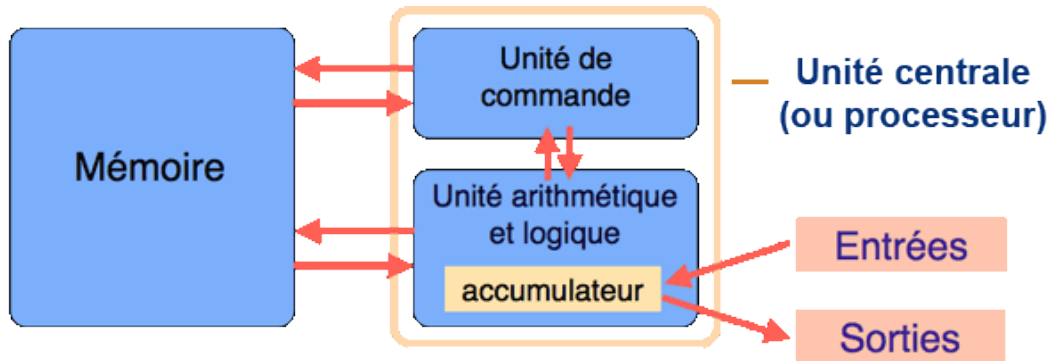


<sup>1</sup> Cette fonction sera précisée dans la prochaine séquence.

**:: Module 2 :: Organisation d'un microprocesseur ::**

version 1.0 - vendredi 10 septembre 2021 - 07:53:42

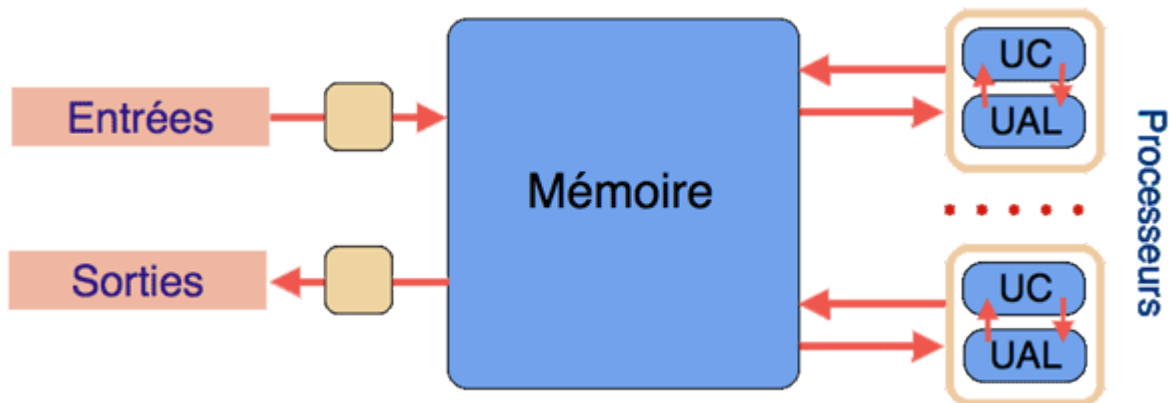
Dans la version d'origine du modèle toutes les données provenant ou à destination des périphériques transitaient par le CPU qui se chargeait de leur stockage en RAM.



Source : <https://interstices.info/>

Dans la version actuelle, ces données sont stockées directement en RAM via des contrôleurs, puis récupérées par le CPU en fonction du traitement à opérer.

Par ailleurs le modèle d'une architecture monoprocesseur à céder la place à une architecture multiprocesseur (CPU + GPU par exemple), et le CPU est maintenant multi-Core : un Core (ou coeur) correspondant à 1 UAL + 1 UC.



Source : <https://interstices.info/>